

CROSSLINK 开发板手册



文档版本号	更新内容
V1.0	2021年6月5日创建

技术支持与反馈

深圳市飞录科技有限公司提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.szfpga.com

E-mail: support@szfpga.com

目录

1. 概述.....	4
2. 芯片说明.....	6
3. 管脚说明.....	9
4. 软件开发.....	13
5. 开机测试.....	17
6. 编译 Demo 程序.....	18
7. 下载运行.....	20
8. 包装信息.....	26
9. 订货信息.....	27

1.概述

非常感谢选择 SZFPGA Crosslink 开发板。

本手册描述怎么使用 Crosslink 开发板，来测试和评估 Crosslink 的芯片。开发板最大化程度，可以方便定制自己产品和方案。

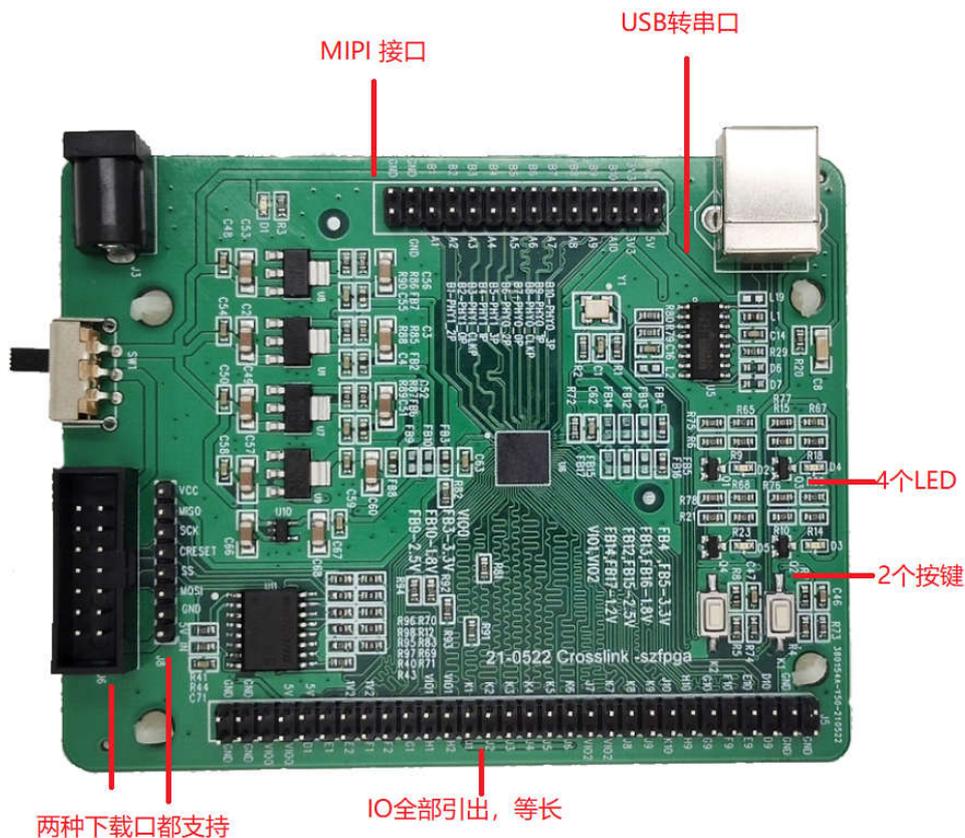
LATTICE 是一家老牌的 FPGA 厂家。在 CPLD 和 FPGA 低成本，小封装独树一帜。特别在消费电子，小型化设备，控制领域用的比较多。

Crosslink 开发板采用 Lattice 的 Crosslink 家族系列芯片，LIF-MD6000-6JM80。Crosslink 芯片具有低功耗，瞬时启动。该芯片的自带 2 路 4 LAN MIPI 的功能，支持高速率 1.5Gbps。能支持 4K@30Hz，2K@60Hz，1080P 分辨率，也能支持从 CSI 到 DSI 的桥接，DSI 到 DSI 的桥接功能。内置 I2C，SPI 硬核功能，可以用于设定 CSI 功能。

Crosslink 开发板持板载 USB 串口，最高速率 1Mbps，Crosslink 开发板并且所有的 IO 的口都已经通过 2.54mm 间距排针引出，做了等长处理。

Crosslink 开发板有 128Mb 外挂 Flash 功能，支持高速 104MHz，4 线模式。

内核电压 VCC 和 BANK VCCIO 电压已经分离，电压可以从 3.3V，2.5V，1.8V，1.2V 选择，方便客户扩展多种电平。



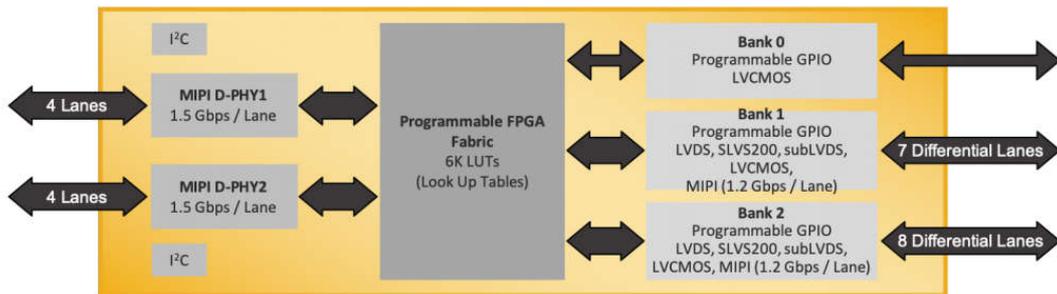
Crosslink 开发板入门开发板具有以下特性:

- 1) 内置配置 NVCM, 支持一次性配置。
- 2) 内核, 辅助电源, IO 电源独立。
- 3) IO 电源多个选择, 3.3V, 2.5V, 1.8V, 1.2V 无需电平转换芯片。
- 4) 全部 IO 引脚引出, 并在引脚座标记, 方便操作识别
- 5) 全部 IO 做等长处理, 保证芯片时序。
- 6) 板载 USB 转串口芯片, 高速率支持 1Mbps。
- 7) 板载 Flash , 大容量 128Mbps, IO 速率高达 104MHz, 4 线模式。
- 8) 芯片内置晶振。
- 9) 板载晶振 50M, 宽电压支持 1.8-3.3V。
- 10) 4 个 LED, 2 个按键, 支持多种电压。
- 11) DC3.5mm 接口, 结实耐用。
- 12) 低功耗, USB 转 DC 5V 供电。

2. 芯片说明

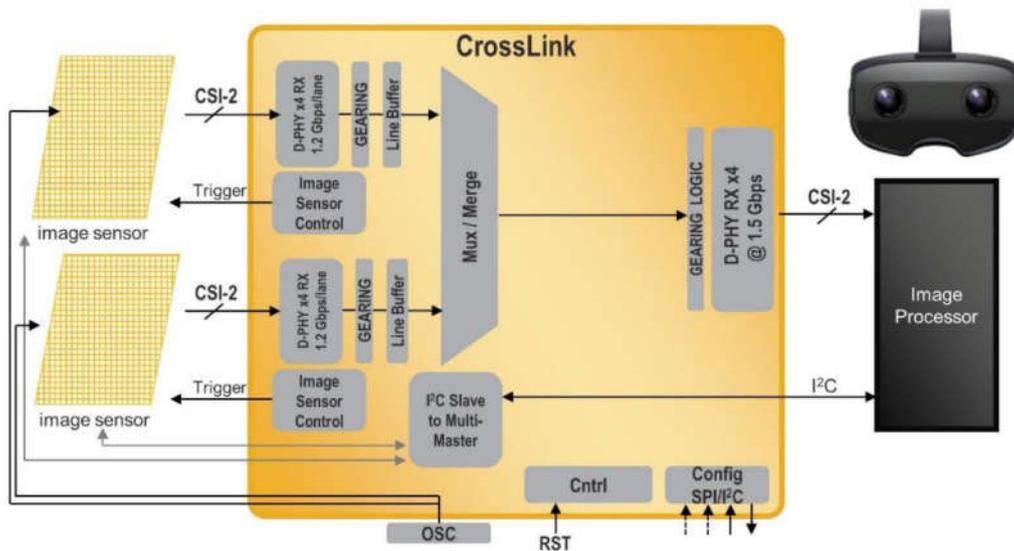
Crosslink 家族系列芯片，LIF-MD6000-6JM80。Crosslink 芯片具有低功耗，瞬时启动。该芯片的自带 2 路 4 LAN MIPI 的功能，支持高速率 1.5Gbps 。能支持 4K@30Hz，2K@60HZ，1080P 分辨率，也能支持从 CSI 到 DSI 的桥接，DSI 到 DSI 的桥接功能。

芯片包含 LVDS，SLVS200，SubLVDS,LVMOS，最高支持速率 1.2Gbps。用于显示界面转换功能。

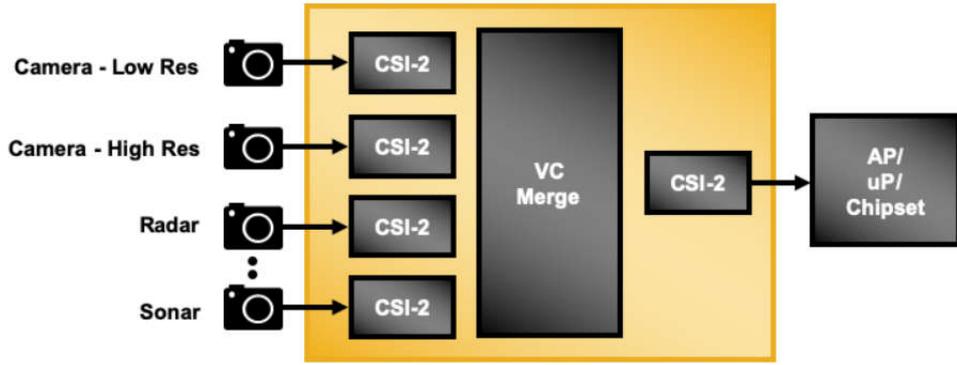


使用的场景，接口转换，图像合并和分离场景。

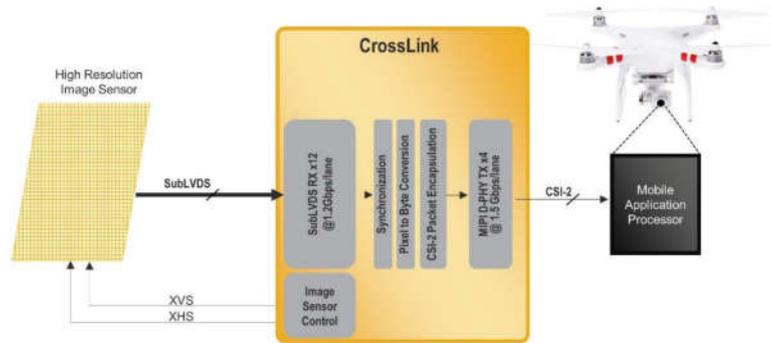
第一种使用场景，两个 CSI 图像传感器合并内容，需要做同步图像传感器数据内容，混合拼接。形成单独一路 CSI 数据，输出给下端的图像处理器。



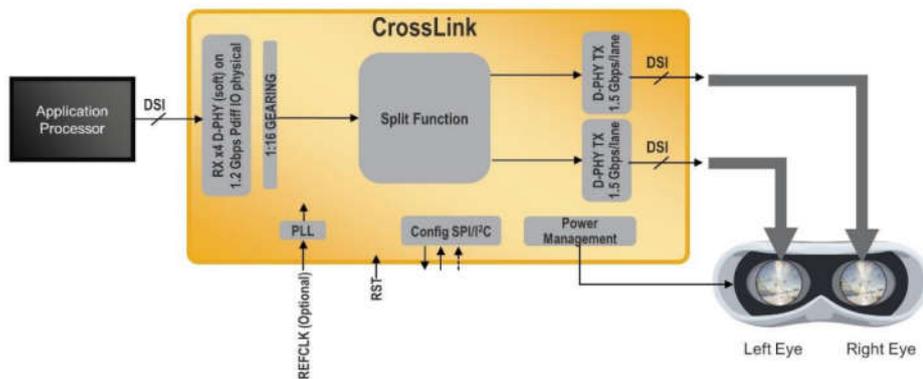
第二个场景，多种虚拟融合技术，用于自动驾驶模式。低亮度图像和高亮度图像，雷达数据和声呐数据融合形成 CSI 端口数据内容给后期处理。



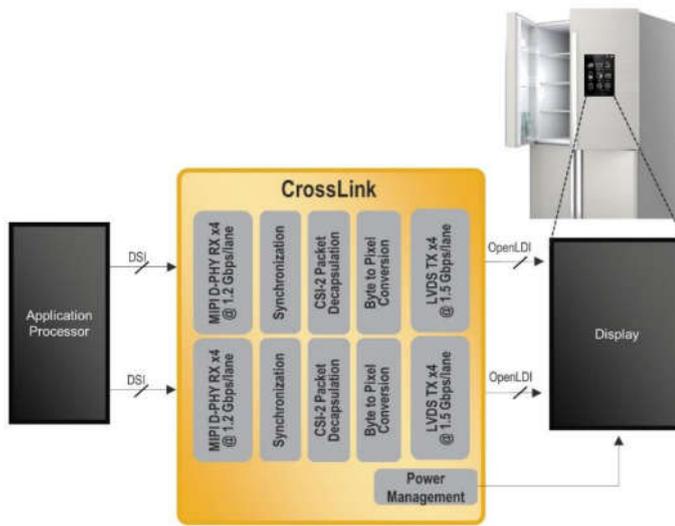
第三种场景：在高分辨率的 CMOS 图像传感器，比较多 LVDS 的通道模式，通过 Crosslink 芯片转换成 CSI 数据内容。



第四种场景：在 VR 设备，需要双眼图像，应用处理器输出图像，经过 Crosslink 分离出来两路数据内容，形成 DSI 格式给左右双眼屏。



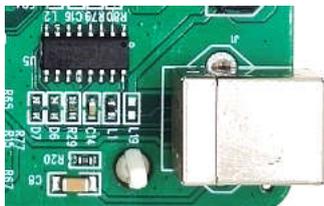
第五种场景:在智能设备,屏体是 OpenLDI 的总线对接,物理层是 lvds 通道,通过 Crosslink 转换 DSI 数据内容,在显示屏内容。



3. 管脚说明

1) UART

板载 USB 转 UART 串口，可以用于板子命令调试和测试。



功能	方向	FPGA 引脚
UART_RXD	输入	J10
UART_TXD	输出	J9

2) 按键

开发板上有个按键。低电平有效。

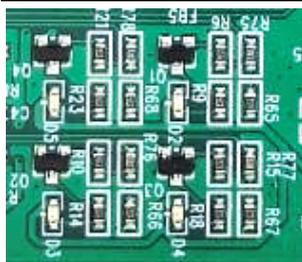
功能	方向	FPGA 引脚
KEY0	输入	D9
KEY1	输入	D10



3) LED 灯

开发板上有个 4 个 LED，高电平有效，支持电压从 1.2V 到 3.3V。

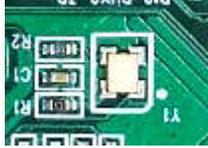
功能	方向	FPGA 引脚
LED0	输出	E9
LED1	输出	E10
LED2	输出	G9
LED3	输出	G10



4)晶振

开发板上有晶振，支持电压 1.8V-5V 之间。芯片也是自带内部晶振。

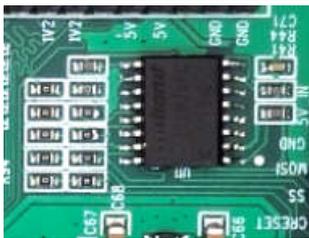
功能	方向	FPGA 引脚
CLK50M	输入	F9



5)外部 SPI Flash

开发板上有 SPI FLASH，型号是 W28Q128。可以用来配置芯片，也可以用单独用来做存储。

功能	方向	FPGA 引脚
MISO	输入	K1
MOSI	输出	G1
CS_N	输出	H1
MCLK	输出	J1



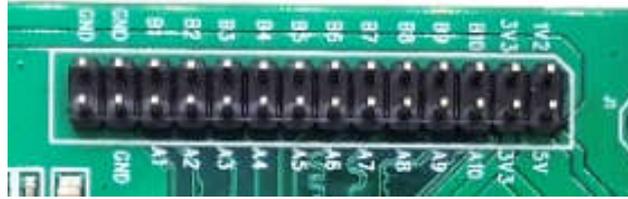
6)排针连接

1 个 2*14P 和 1 个 2*30P 的双排排针，将所有的 IO 引出。2*14P 用于两路高速 MIPI 接口，速率高达 1.5Gbps。并且，板上丝印已经注明 IO 管脚功能名称。注意，排针输出和板子上其他的功能是复用。IO 前缀代表是 FPGA 管脚位置。

J1 2*14P 连接器引脚说明

IO 名称	功能引脚	IO 名称	功能引脚
1	1.2V	2	5V
3	3.3V	4	3.3V
5	DPHY0_D3P	6	DPHY0_D3N
7	DPHY0_D1P	8	DPHY0_D1N
9	DPHY0_CLKP	10	DPHY0_CLKN
11	DPHY0_D0P	12	DPHY0_D0N
13	DPHY0_D2P	14	DPHY0_D2N
15	DPHY1_D3P	16	DPHY1_D3N
17	DPHY1_D1P	18	DPHY1_D1N
19	DPHY1_CLKP	20	DPHY1_CLKN
21	DPHY1_D0P	22	DPHY1_D0P

23	DPHY1_D2P	24	DPHY1_D2N
25	GND	26	GND
27	GND	28	GND



J5 2*30P 连接器引脚说明，。

IO 名称	功能引脚	IO 名称	功能引脚
1	GND	2	GND
3	GND	4	GND
5	D10	6	D9
7	E10	8	E9
9	F10	10	F9
11	G10	12	G9
13	H10	14	H9
15	J10	16	K10
17	K9	18	J9
19	K8	20	J8
21	K7	22	1.2V
23	J7	24	1.2
25	K6	26	J6
27	K5	28	J5
29	K4	30	J4
31	K3	32	J3
33	K2	34	CDONE
35	SPI_MISO	36	SPI_CLK
37	VCCIO1	38	CRESET_N
39	VCCIO1	40	SPI_SS
41	NC	42	SPI_MOSI
43	NC	44	F2
45	1.2V	46	F1
47	1.2V	48	E2
49	NC	50	E1
51	5V	52	D1
53	5V	54	VCCIO0
55	NC	56	VCCIO0

57	GND	58	GND
59	GND	60	GND



4. 软件开发

开发软件使用 Diamond。

diamond 下载软件地址:

<https://pan.baidu.com/s/15TLVFNuvzoKJOxgPiGi7A> 提取码: qtm4 提取码: qtm4

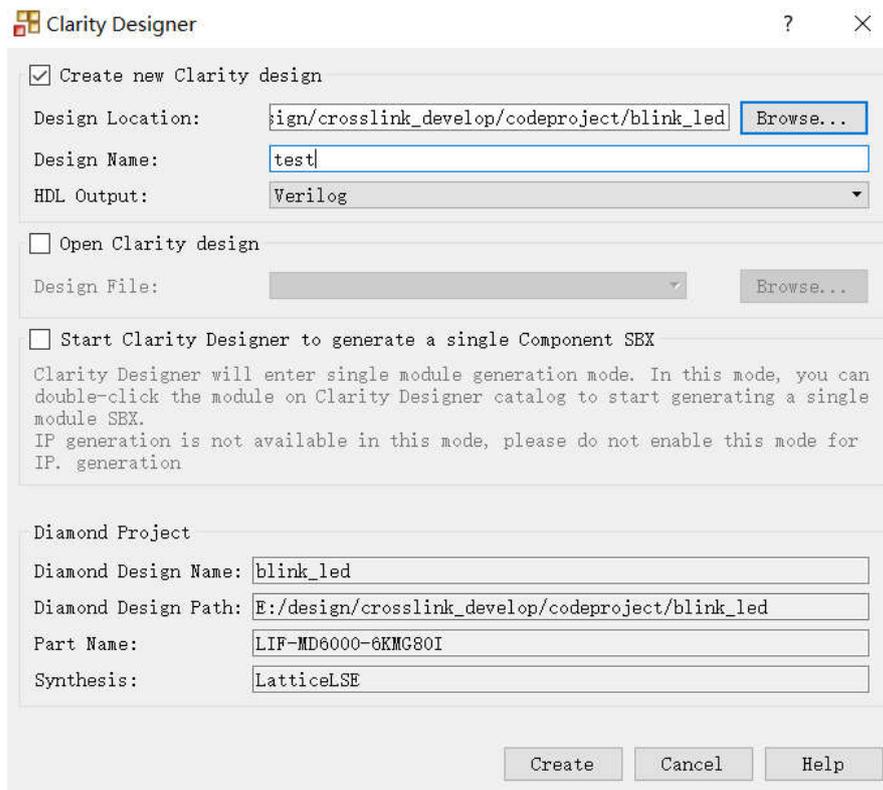
或者上 lattice 公司网站下载

<https://www.latticesemi.com/Products/DesignSoftwareAndIP/FPGAandLDS/LatticeDiamond>

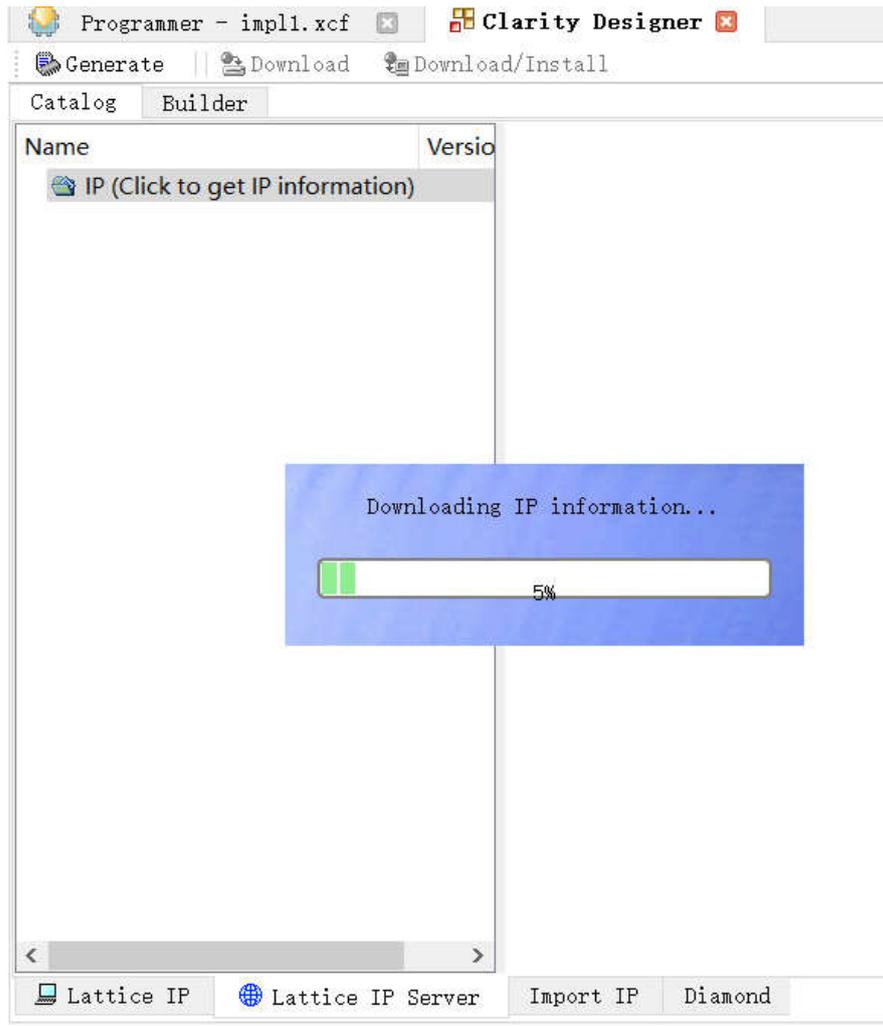
Lattice Dimoad 软件内置是很基础的 IP, 对于功能的 IP 需要网络下载 IP 内容。CrossLink 开发包内置 IP 模块。直接可以安装 IP 内容。

网络操作下载流程如下:

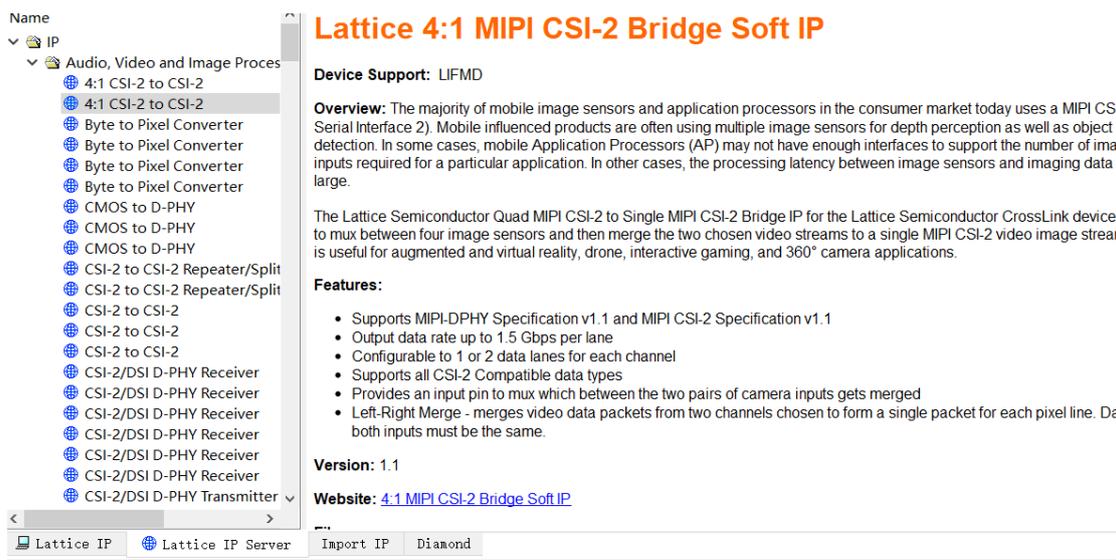
- 1) 首先创造 IP 工程



2) 选择 lattice Ip Server。

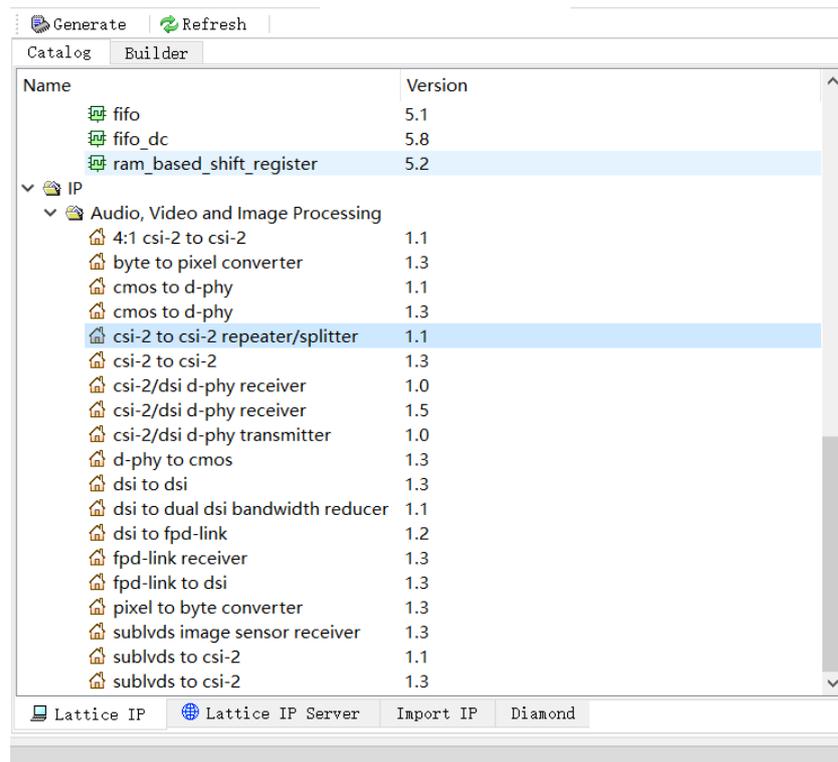


3) 选择 IP 尽量选择版本新的，避免 BUG 问题。



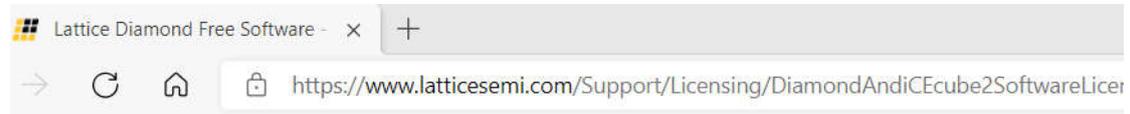
右键选择下载 Download ， 选择保存目录， 下载完成， 安装 IP。

4) 安装完成后, 在 Lattice IP 栏目显示 IP 名称



5) 在 lattice IP 申请栏目申请 IP 的免费 license。然后附加到 Diamond 的 license.dat 的内容中，就可以完成。

<https://www.latticesemi.com/Support/Licensing/DiamondAndiCEcube2SoftwareLicensing/DiamondFree>



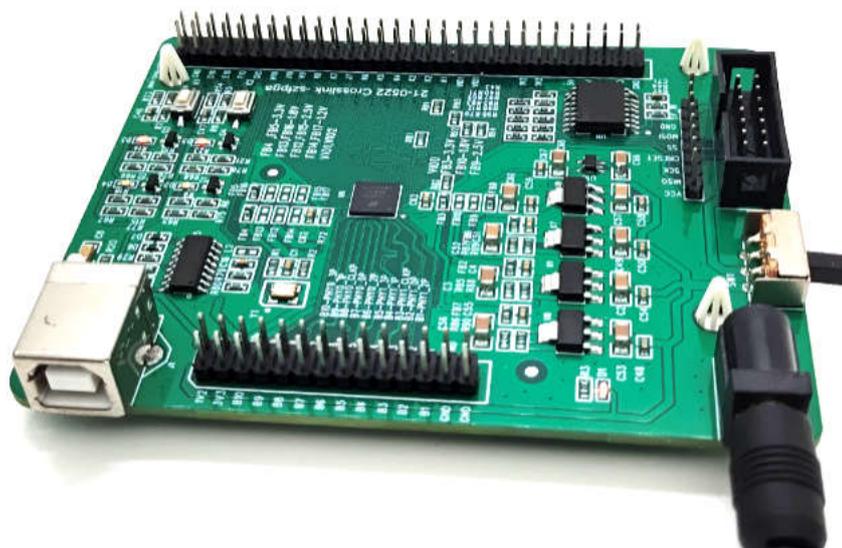
I verify that I am not an employee of Cadence Design Systems, Mentor Graphics Corp

Crosslink IP licensing (optional). Please select all that apply.

- Select All
- 4:1 CSI2_TO_CSI2 Quad Merge
- CMOS_TO_DPHY
- CSI2_TO_CSI2 Repeater/Splitter
- 2:1 CSI2_TO_CSI2 aggregator
- DPHY_TO_CMOS
- 1:1/ 1:2 DSI_TO_DSI
- DSI to Dual DSI Bandwidth Reducer
- DSI_TO_FPDLINK
- FPDLINK_TO_DSI
- SubLVDS_TO_CSI2
- Modular IP
 - OpenLDI/FPD-LINK/LVDS Receiver
 - OpenLDI/FPD-LINK/LVDS Transmitter
 - SubLVDS Image Sensor Receiver
 - Pixel-to-Byte Converter
 - Byte-to-Pixel Converter
 - CSI-2/DSI D-PHY Transmitter

5. 开机测试

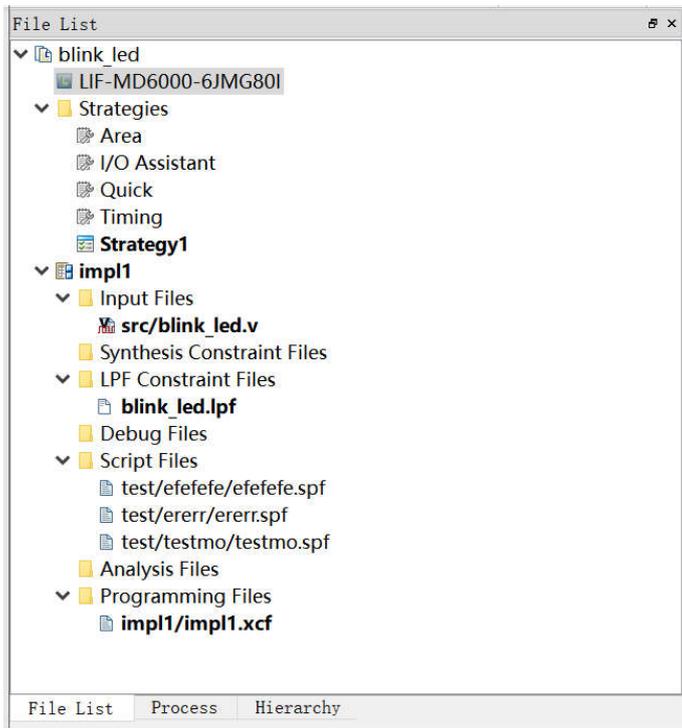
入门开发板在出厂前，已将测试程序下载到内部，接通电源即可检查开发板是否正常。连接好 USB 转 DC 电源线，打开电源，可以显示单个灯交替闪烁。



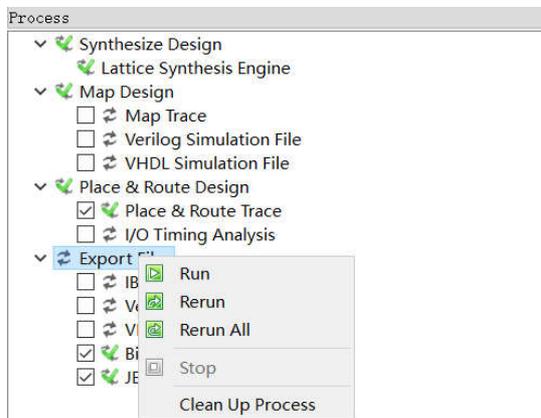
6. 编译 Demo 程序

通过 Diamond 打开开发板资料中 codeproject\blink_led 目录下 blink_led，并对工程进行编译。**注意工程要在英文目录，不要带中文路径上。**

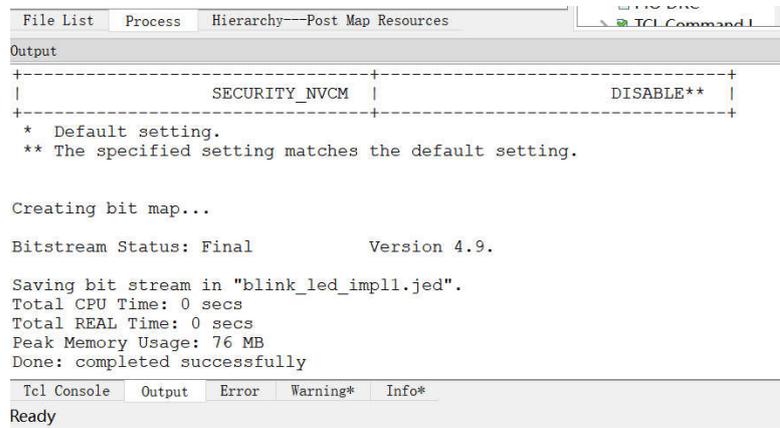
- 1) 打开 blink_led.lfd 工程，在“File List”窗口中显示如下信息，其中：
 - ◆ LIF-MD6000-6JMG80I: Crosslink 芯片型号
 - ◆ blink_led.v: Verilog 代码;
 - ◆ blink_led.lpf: 物理约束文件。



- 2) 切换到“Process”窗口，确定勾选选择 JEDEC File 和 Bitstream File，选择 Export Files，在 Export Files 右键选择 Rerun All



3) 编译完成后, 会显示如下编译完成信息, 显示✓号。产生的 JED 文件的保存地址为: ..blink_led\impl1\blink_led_impl1.jed。 bitstream File 为 blink_led_impl1.bit。



The screenshot shows the ICL Command Line interface with the following output:

```
File List Process Hierarchy--Post Map Resources ICL Command Line
Output
+-----+-----+
| SECURITY_NVCM | DISABLE** |
+-----+-----+
* Default setting.
** The specified setting matches the default setting.

Creating bit map...

Bitstream Status: Final Version 4.9.

Saving bit stream in "blink_led_impl1.jed".
Total CPU Time: 0 secs
Total REAL Time: 0 secs
Peak Memory Usage: 76 MB
Done: completed successfully

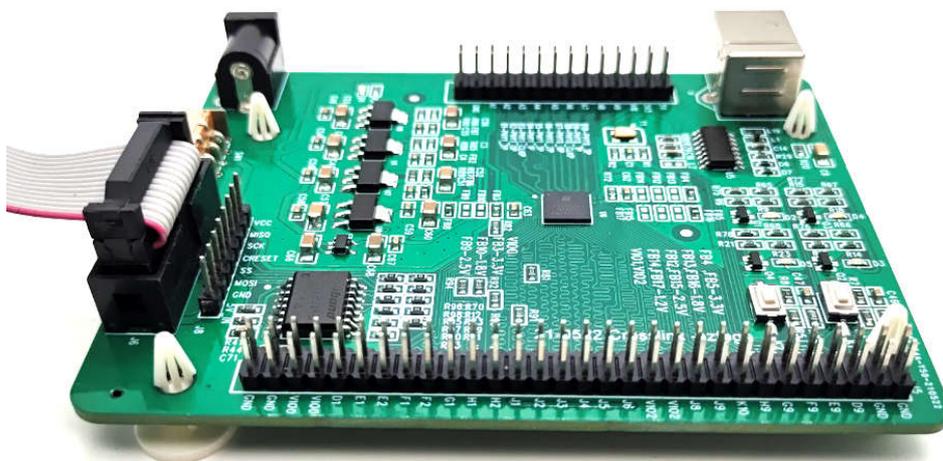
Tcl Console Output Error Warning* Info*
Ready
```

7. 下载运行

1) 将下载器连通开发板和 PC 机，打开电源开关，

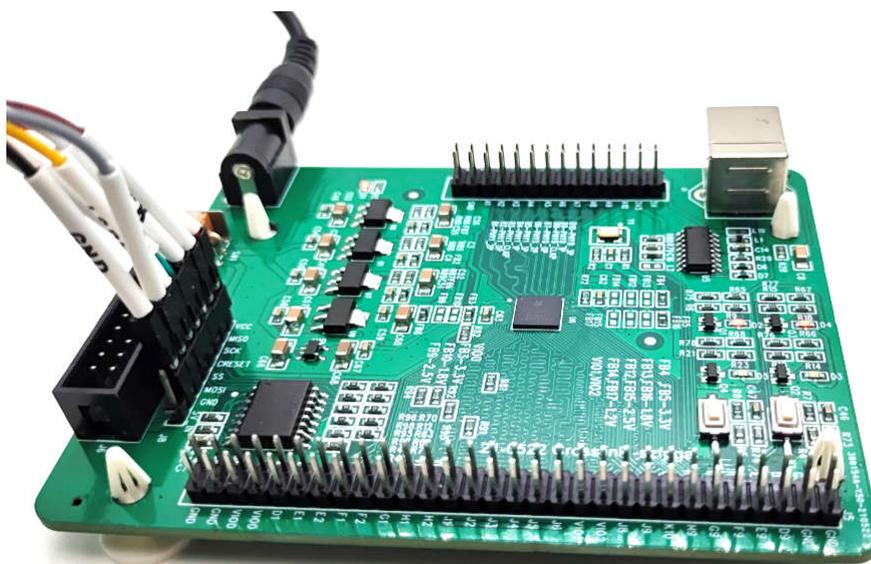
连接模式有两种：

A. 只使用 2X7 灰色排线，灰色排线使用下载器 LHW-USBN-2B 的 5V 电源。

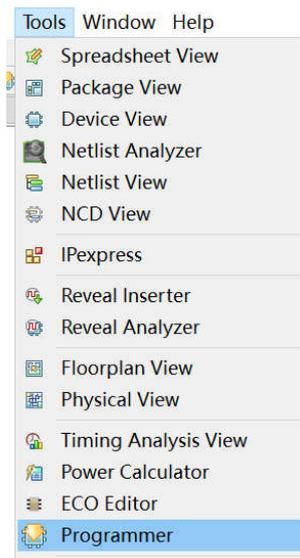


B. 使用 DC 和单端线缆。此类可以兼容其他的 HW-USBN-2A 下载器。LHW-USBN2B 下载器线缆也可以支持。

DC5.2 接口插入电源，线缆根据定义插入，VCC，TDO，TDI，TMS，TCK，GND。其他 5V-IN 不用接。



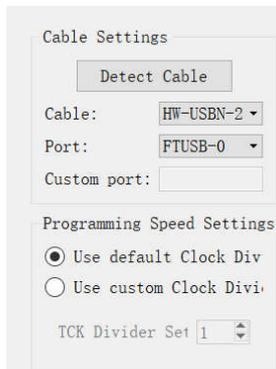
2) 在 Diamond 中“Tools”菜单中，选择“Programmer”，



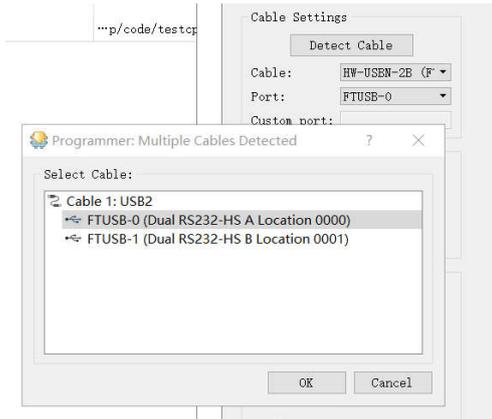
弹出内置的 Programmer 界面



3) 在右边栏目 Cable Settings 中选择， Detect Cable



注意：在 Windows10 由于串口初始化，会导致 FTUSB-0 和 FTUSB-1 顺序错误，必须确认在 A-0 通道。



2)首先可以点 Scan 扫描芯片，找到开发板是否存在芯片。



Enable	Status	Device	Operation	File Name
1	<input checked="" type="checkbox"/>	LIF-MD6000	Fast Program	...op/codeproject/blink_led/impl1/blink...

Output

```
Starting: "prj_project open "E:/design/crosslink_develop/codeproject/blink_led/blink_led.ld
Starting: parse design source files
(VERI-1482) Analyzing Verilog file
'D:/programmer/latticediamond/diamond312/diamond/3.12/ispfpga/userware/NT/SYNTHESIS_HEADERS
(VERI-1482) Analyzing Verilog file 'E:/design/crosslink_develop/codeproject/blink_led/src/b
INFO - E:/design/crosslink_develop/codeproject/blink_led/src/blink_led.v(3,8-3,17) (VERI-10
INFO - E:/design/crosslink_develop/codeproject/blink_led/src/blink_led.v(3,1-33,10) (VERI-9
Done: design load finished with (0) errors, and (0) warnings

Lattice VM Drivers detected (HW-DLN-3C (Parallel))
Starting: "pgr_project open "E:/design/crosslink_develop/codeproject/blink_led/impl1/impl1.

Programmer device database loaded
Starting: "pgr_project close"

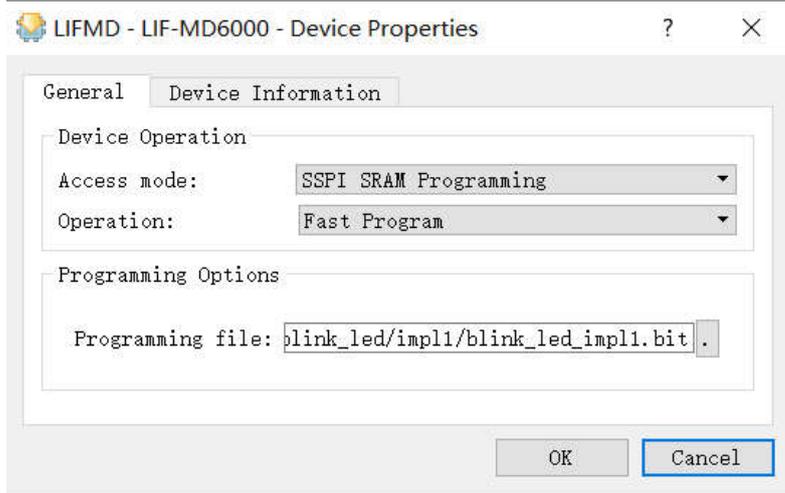
INFO - Scanning USB2 Port FTUSB-0...
Starting: "pgr_project save "E:/design/crosslink_develop/codeproject/blink_led/impl1/impl1.

INFO - Scan completed successfully.
WARNING - Scan found LIFMD on row 1 but cannot identify the package. Please manually select
```

出现黄色，请点击这个黄色名称，然后保存。



3) 在 **Operation** 双击，弹出对话框，选择 Static RAM Cell Mode 操作模式，SRAM Fast Program 下载文件，文件 File 选择在 impl1 中 bit 文件。





4) 下载文件，点击绿色按钮

The screenshot shows the Programmer software window with the following table:

Enable	Status	Device	Operation	File Name	
1	<input checked="" type="checkbox"/>	PASS	LIF-MD6000	Fast Program	...op/codeproject/blink_led/impl1/blink...

Below the table is an Output window with the following text:

```
Lattice VM Drivers detected (HW-DLN-3C (Parallel))
Starting: "pgr_project open "E:/design/crosslink_develop/codeproject/blink_led/impl1/imp:

Programmer device database loaded
Starting: "pgr_project close"

INFO - Scanning USB2 Port FTUSB-0...|
Starting: "pgr_project save "E:/design/crosslink_develop/codeproject/blink_led/impl1/imp:

INFO - Scan completed successfully.
WARNING - Scan found LIFMD on row 1 but cannot identify the package. Please manually sele
proceeding.
Starting: "pgr_project save "E:/design/crosslink_develop/codeproject/blink_led/impl1/imp:

Starting: "pgr_program run"

INFO - Check configuration setup: Start.

INFO - Check configuration setup: Successful (Ignored JTAG Connection Checking).

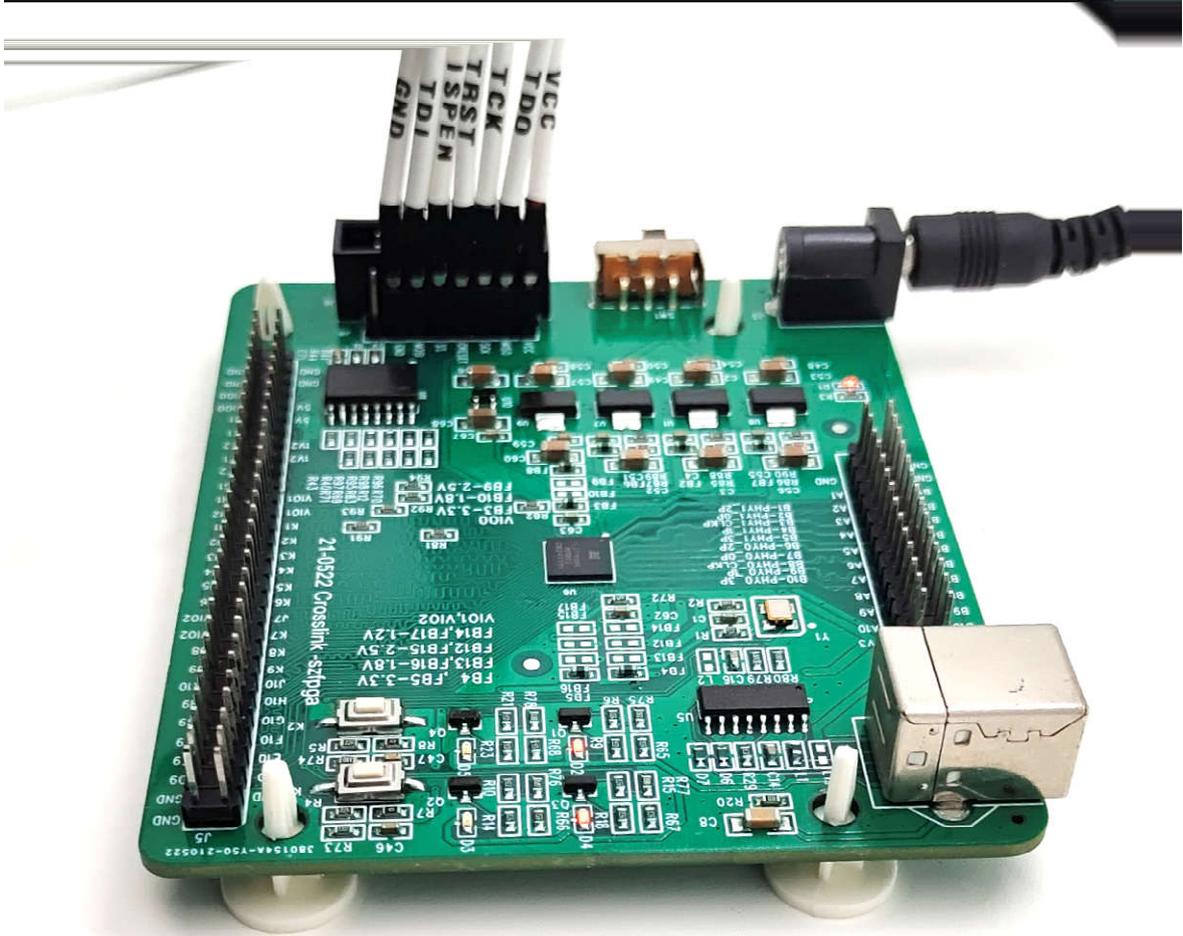
INFO - Device1 LIF-MD6000: Fast Program

INFO - Operation Done. No errors.

INFO - Elapsed time: 00 min : 02 sec

INFO - Operation: successful.
```

5) 显示效果, 灯闪烁



8. 包装信息

- 1) CrossLink 入门开发板
- 2) USB 转 DC5.2mm 线缆



9. 订货信息

产品名称	备注
CrossLink 开发板	主芯片是 LIF-MD6000-6JM80